

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-075307

(43)Date of publication of application : 26.03.1993

(51)Int.Cl.

H01P 1/205

H01P 7/04

(21)Application number : 03-261164

(71)Applicant : FUJI ELELCTROCHEM CO LTD

(22)Date of filing : 12.09.1991

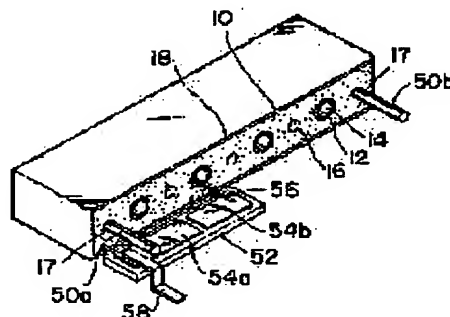
(72)Inventor : SUGANO TERUTAKA  
YAMAZAKI KAZUHISA  
CHIKADA JUNJI

## (54) DIELECTRIC FILTER

## (57)Abstract:

PURPOSE: To realize a small coupling capacitor being a reactance circuit of a polar dielectric filter with high precision and to attain ease of fine adjustment.

CONSTITUTION: Plural resonators are formed to a dielectric block 10 and a reactance circuit is added in parallel with a coupling means between adjacent resonators to make the filter polarized. An input output coupling hole 17 is provided in the vicinity of the resonator at the first stage and metallic terminals 50a, 50b are inserted to the hole to provide the coupling capacitance with the resonator at the 1st stage, and a capacitor board 52 to which a capacitive reactance is provided between electrodes 54a, 54b formed on a board surface is installed to the outside the dielectric block. A metallic terminal 50a is connected to the electrode 54a of the capacitor board and the other electrode 54b and an inner conductor of the other resonator are interconnected by a conductor 56.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平5-75307

(43) 公開日 平成5年(1993)3月26日

(51) Int. Cl. <sup>5</sup>

H01P 1/205

識別記号

K 9183-5J

B 9183-5J

G 9183-5J

7/04

9183-5J

F I

審査請求 未請求 請求項の数3 (全4頁)

(21) 出願番号 特願平3-261164

(22) 出願日 平成3年(1991)9月12日

(71) 出願人 000237721

富士電気化学株式会社

東京都港区新橋5丁目36番11号

(72) 発明者 菅野 照登

東京都港区新橋5丁目36番11号 富士電気  
化学株式会社内

(72) 発明者 山崎 和久

東京都港区新橋5丁目36番11号 富士電気  
化学株式会社内

(72) 発明者 近田 淳二

東京都港区新橋5丁目36番11号 富士電気  
化学株式会社内

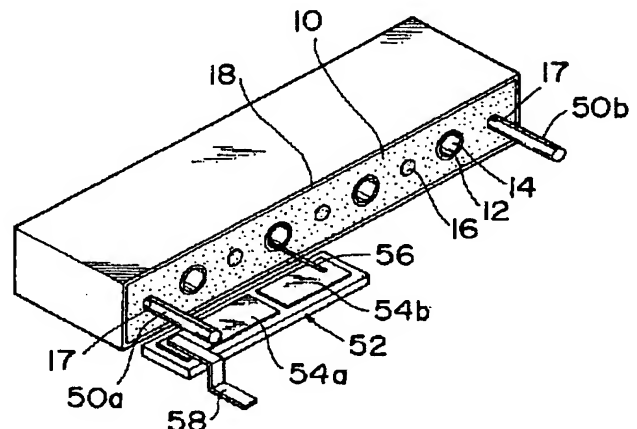
(74) 代理人 弁理士 茂見 穰

(54) 【発明の名称】 誘電体フィルタ

(57) 【要約】

【目的】 有極形誘電体フィルタのリアクタンス回路となる小さな結合容量を精度よく実現でき、しかも微調整し易くする。

【構成】 誘電体ブロック10に複数の共振器を形成し、隣接する共振器間の結合手段と並列にリアクタンス回路を付加して有極化する。初段の共振器の近傍に入出力結合穴17を設け金属端子50a、50bを挿入して初段の共振器との結合容量をもたせると共に、基板表面上に形成した電極54a、54bの間で容量性リアクタンスをもたせたコンデンサ基板52を誘電体ブロックの外部に設置する。コンデンサ基板の一方の電極54aに金属端子50aを接続し、他方の電極54bと他の共振器の内導体との間を導体56で接続する。



## 【特許請求の範囲】

【請求項 1】 誘電体ブロックに複数の共振器を一体的に形成し、隣接する共振器間を結合手段で結合し、該結合手段と並列にリアクタンス回路を付加して有極化した誘電体フィルタにおいて、初段の共振器の近傍に入出力結合穴を設け金属端子を挿入して初段の共振器との結合容量をもたせると共に、基板表面上に形成した電極の間で容量性リアクタンスをもたせたコンデンサ基板を前記誘電体ブロックの外部に設置し、該コンデンサ基板の一方の電極に前記金属端子を接続し、他方の電極と他の共振器の内導体との間を導体で接続したことを特徴とする誘電体フィルタ。

【請求項 2】 金属端子が外部接続端子を兼ねている請求項 1 記載の誘電体フィルタ。

【請求項 3】 金属端子に Ni - Fe 合金を用いる請求項 1 又は 2 記載の誘電体フィルタ。

## 【発明の詳細な説明】

## 【 0 0 0 1 】

【産業上の利用分野】 本発明は、1 / 4 波長型の誘電体同軸共振器構造をなす一体型誘電体フィルタに関し、更に詳しく述べると、隣接する共振器間を結合手段で結合すると共に該結合手段と並列に容量性リアクタンス回路を付加して有極化した誘電体帯域通過フィルタに関するものである。この誘電体フィルタは、例えば各種マイクロ波通信機器などで用いられる。

## 【 0 0 0 2 】

【従来の技術】 一体構造の誘電体フィルタにおいて、共振器の段数を多くすることなく帯域外減衰量を大きくする技術として、誘電体ブロックに複数の共振器を形成し、隣接する共振器間を結合する結合手段と並列にリアクタンス回路を付加して有極化するものがある。その一例は特開昭 6 3 - 6 4 4 0 4 号公報に記載されている。

【 0 0 0 3 】 誘電体フィルタ本体は、図 6 に示すように、直方体状の誘電体ブロック 1 0 の長手方向に、複数の（ここでは 4 個）の共振器穴 1 2 を形成し内面をメタライズして内導体 1 4 とし、隣接する共振器穴 1 2 の間に結合子穴 1 6 を設け、前記誘電体ブロック 1 0 の 4 側面をメタライズして外導体 1 8 を形成し、内導体 1 4 と外導体 1 8 とを誘電体ブロック 1 0 の一面のメタライズ層（図示せず）で短絡した構造である。前記内導体 1 4 と外導体 1 8 及びそれらの間の誘電体によって各共振器が構成される。

【 0 0 0 4 】 ここでは図 7 に詳細に示すように、初段の共振器と他の段の共振器にそれぞれ樹脂モールド端子 2 0, 2 1 を挿入する。樹脂モールド端子 2 0, 2 1 は、それぞれ金属ピン 2 2, 2 3 の外側を樹脂 2 4, 2 5 が取り囲む構造である。金属ピン 2 2, 2 3 と内導体 1 4 との間で所望の静電容量を形成する。そして導体パターン 2 6 を有する基板 2 8 によって互いに接続する。

【 0 0 0 5 】 上記の構成における初段及び 2 段目の部分

の等価回路を図 8 に示す。樹脂モールド端子 2 0 によって外部接続端子 4 0 と初段の共振器 4 1 との間に初段の結合容量  $C_i$  が形成される。また樹脂モールド端子 2 1 によって 2 段目の共振器 4 2 との間に結合リアクタンス  $C_p$  が形成される。この結合容量は共振器間の結合手段 M と並列に付加されたことになり、それによってフィルタ特性は有極化され、帯域外の減衰量が増大する。

## 【 0 0 0 6 】

【発明が解決しようとする課題】 ところで、このような有極化のための結合リアクタンス  $C_p$  は一般に極く小さな値（通常、1 p F 以下）であり、僅かな変動、ばらつきでフィルタの特性は変化する。そのため図 6 及び図 7 に示すような樹脂モールド端子をリアクタンス素子とする構造では、共振器穴径や樹脂の嵌め合い寸法など変動要素が多く、適当でない。また微調整するにしても都合が悪い。

【 0 0 0 7 】 本発明の目的は、上記のような従来技術の欠点を解消し、変動要素が少なく、小さな結合容量を精度よく実現可能で、微調整し易い構造の有極形誘電体フィルタを提供することである。

## 【 0 0 0 8 】

【課題を解決するための手段】 本発明は、誘電体ブロックに複数の共振器を一体的に形成し、隣接する共振器間を結合手段で結合し、該結合手段と並列にリアクタンス回路を付加して有極化した誘電体フィルタである。その特徴は、初段の結合容量及び有極化のために付加する容量性リアクタンス回路の構成にあり、初段の結合容量は初段の共振器とその近傍に設けた金属端子間で得て、前記リアクタンス回路として基板上の電極間容量で実現する点にある。

【 0 0 0 9 】 具体的には初段の共振器の近傍に入出力結合穴を設け、その中に金属端子を挿入して初段の共振器との結合容量をもたせる。また基板表面上に形成した電極の間で容量性リアクタンスを持たせたコンデンサ基板を誘電体ブロックの外部に設置する。そしてコンデンサ基板の一方の電極に前記金属端子を接続し、他方の電極と初段以外の共振器の内導体とを導体で接続する。

【 0 0 1 0 】 金属端子とは別の外部接続端子をコンデンサ基板の一方の電極に接続してもよいが、金属端子が外部接続端子を兼ねるような形状にして外部回路に接続する方が好ましい。入出力結合穴に挿入する金属端子部分は、すり割りピン状にして、そのバネ性で穴壁に圧接固定するのがよい。

【 0 0 1 1 】 ここで初段の共振器とは誘電体ブロックの端部に形成される共振器のことであり、実際に使用する場合は厳密な意味での初段（入力側）のみならず最終段（出力側）も含まれる。従って、狭義の初段のみならず、最終段のみでもよく、初段と最終段の両方に設ける場合も含んでいる。また初段（最終段も含む）以外の共振器には、初段に隣接する共振器のみならず隣接しない

共振器も含まれる。

#### 【 0 0 1 2 】

【作用】初段の共振器との結合度は、初段の共振器とその近傍に埋設した金属端子との距離及び金属端子の直径や挿入深さなどで決まる。またコンデンサ基板上の電極間距離、対向寸法、基板の誘電率や厚さなどにより容量リアクタンスが決まる。電極の形状等を変え、静電容量値を適当に選定することによって所定の周波数に減衰極をもつフィルタを実現できる。有極化のための結合容量は、組み立て後であっても電極を削ることにより結合を弱める方向で容易に調整できる。

#### 【 0 0 1 3 】

【実施例】図 1 は本発明に係る誘電体フィルタの一実施例を示す全体斜視図である。誘電体フィルタ本体は、初段の共振器の近傍を除けば、基本的には図 6 に示すような従来技術と同様の構成であってよい。それ故、分かり易くするため同一符号を付す。マイクロ波用誘電体セラミックスからなる直方体状の誘電体ブロック 1 0 の長手方向に、複数（ここでは 4 個）の共振子穴 1 2 を形成し内面をメタライズして内導体 1 4 とし、隣接する共振子穴の間に結合子穴 1 6 を設ける。更に両端に位置する共振子穴の近傍に入出力結合穴 1 7 を設ける。そして前記誘電体ブロック 1 0 の 4 側面をメタライズして外導体 1 8 を形成し、内導体 1 4 と外導体 1 8 とを誘電体ブロック 1 0 の一面のメタライズ層（図示せず）で短絡する。各内導体 1 4 と外導体 1 8 及びそれらの間の誘電体によって共振器が構成される。

【 0 0 1 4 】両入出力結合穴 1 7 に金属端子 5 0 a, 5 0 b を挿入固定する。金属端子は、例えば黄銅などにメッキ（銅、銀、半田など）を施したものを圧入したり、すり割りピン構造にして圧接固定する。誘電体フィルタ本体部分の縦断面を図 2 に示す。

【 0 0 1 5 】誘電体ブロック 1 0 の外部にコンデンサ基板 5 2 を設置する。コンデンサ基板 5 2 は、下面にケースなどアース板が位置するので接地容量をできるだけ小さく抑えること、及び 1 p F 程度の小さな容量が得られればよいことのため、比誘電率が小さな材料（例えばアルミナなど）を用いて厚板構造とし、上面に二つの電極 5 4 a, 5 4 b を厚膜印刷技術により近接配置して平面形コンデンサとしたものである。金属端子 5 0 a の一端を一方の電極 5 4 a に半田付けし、他方の電極 5 4 b と 2 段目の共振器の内導体との間を導線 5 6 で接続する。導線 5 6 としては、例えば 2 0 ~ 5 0 % N i - F e 合金などの熱膨張係数の小さな素線（例えばコパール）に、導電性を向上させるため銀や銅、半田などのメッキを施したものがよい。更に一方の電極 5 4 a には外部接続端子 5 8 を半田付けする。なお図示するのを省略するが、誘電体フィルタ本体はケース内に横置きし、コンデンサ基板 5 2 も該ケース内に取り付ける。いずれも半田付けなどで固定する。

【 0 0 1 6 】コンデンサ基板の構成例を図 3 に示す。基板表面に形成する電極 5 4 a, 5 4 b の形状は、A に示すような矩形導電パターンとの組み合わせでもよいし、B に示すように凹凸形導電パターンとの組み合わせでもよい。いずれも表面での電極間のギャップで容量を得ている。特に凹凸形導電パターンとの組み合わせとすると、実質的な対向距離が長くなり、静電容量を大きくできる。

【 0 0 1 7 】コンデンサ基板 5 2 とその表面の両電極 5 4 a, 5 4 b によって 2 段目の共振器との間に結合リアクタンスが形成される。この結合リアクタンスは共振器間の結合手段と並列に付加されたことになり、それによってフィルタ特性は有極化される。フィルタ特性の一例を図 4 に示す。同図において実線で示す特性が本発明の誘電体フィルタの特性を表しており、高域側に減衰極 P が生じている。なお破線で示す特性は有極化のためのリアクタンス回路による結合容量を有しない比較例である。

【 0 0 1 8 】前記のようにコンデンサ基板を誘電体ブロックの外部に設け導線で接続する構成とすると、結合リアクタンスは、組み立て完了後であっても電極 5 4 a, 5 4 b 間近傍の電極部分を削ることにより調整できる。

【 0 0 1 9 】金属端子の構成例を図 5 に示す。A は前述したような単純なすり割りピン形状である。B は入出力結合穴に挿入固定するためのすり割りピン部分 6 0 に、電極 5 4 a に半田付けし易くするためのリード部 6 1 を一体的に設けた形状である。更に C はリード部 6 2 を長くしてコンデンサ基板 5 2 に沿うようにフォーミングし、中間部分で電極 5 4 a に接続できるようにすると共に、先端部分が外部接続端子を兼ねるように構成している。これによって部品点数を少なくでき、電極面積を低減できると共に、半田付け箇所も低減できる。

【 0 0 2 0 】なお上記のようなリアクタンス回路は、入力側のみならず出力側（最終段）に付加してもよく、入力側と出力側の両方に付加してもよい。入力側と出力側の両方にリアクタンス回路を付加することで、減衰極を二つ得ることができる。また初段（又は最終段）の共振器に隣接する共振器のみならず、それらから離れた他の共振器にリアクタンス回路を接続することも可能である。

#### 【 0 0 2 1 】

【発明の効果】本発明は上記のように、誘電体フィルタ本体の外部にコンデンサ基板によって容量性リアクタンス回路を形成したから、基板の形状や誘電率とそれに形成する電極形状によって静電容量が決まり、そのため変動要素が少なく、小さな結合容量を精度よく実現できる。またフィルタ組み立て後でも電極の一部を削り取ることで静電容量の微調整ができるため、容易に所望の有極フィルタ特性を呈する誘電体フィルタを得ることができる。

【図面の簡単な説明】

【図 1】本発明に係る誘電体フィルタの一実施例を示す全体斜視図。

【図 2】図 1 の誘電体フィルタの本体部分の縦断面図。

【図 3】本発明の誘電体フィルタで用いるコンデンサ基板の平面図。

【図 4】図 1 の誘電体フィルタのフィルタ特性の一例を示すグラフ。

【図 5】本発明の誘電体フィルタで用いる金属端子の例を示す斜視図。

【図 6】従来技術の一例を示す全体斜視図。

【図 7】図 6 の誘電体フィルタの初段及び 2 段目の部分断面図。

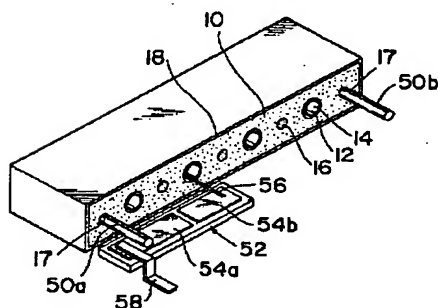
【図 8】図 6 の誘電体フィルタの初段及び 2 段目の等価

回路図。

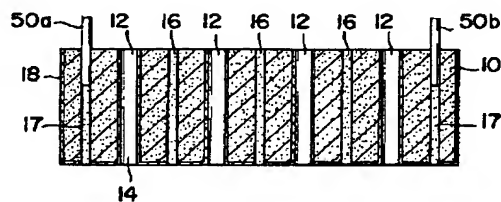
【符号の説明】

- 10 誘電体ブロック
- 12 共振子穴
- 14 内導体
- 16 結合子穴
- 17 入出力結合穴
- 18 外導体
- 50a, 50b 金属端子
- 52 コンデンサ基板
- 54a, 54b 電極
- 56 導線
- 58 外部接続端子

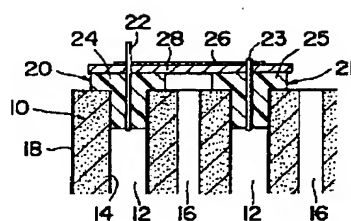
【図 1】



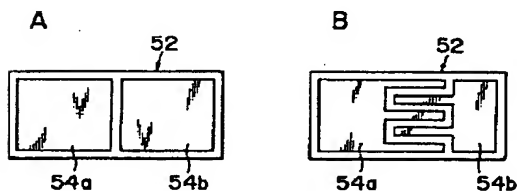
【図 2】



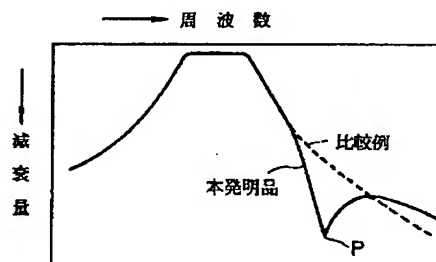
【図 7】



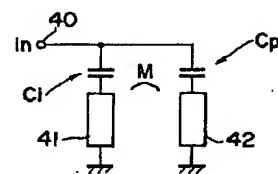
【図 3】



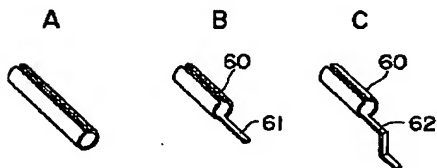
【図 4】



【図 8】



【図 5】



【図 6】

